

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

Japanese Laid-Open Patent

Laid-Open Number: Sho 59-72182

Laid-Open Date: April 24, 1984

Application Number: Sho 57-182546

Application Date: October 18, 1982

Applicant: Semiconductor Energy Laboratory Co., Ltd.

~~to be published in the Japanese Patent Gazette~~
~~in accordance with the provisions of the Japanese Patent Act~~

A semiconductor device is disclosed which comprises a substrate having a semiconductor layer formed thereon, and a gate electrode formed on the semiconductor layer. The gate electrode is formed of a material having a high dielectric constant, and is electrically connected to a gate terminal. The semiconductor layer is formed of a material having a low dielectric constant, and is electrically connected to a source terminal and a drain terminal. The device is adapted to operate as a transistor.

The present invention relates to a photoelectric conversion device comprising an insulator or a substrate having a semiconductor layer formed thereon, and a gate electrode formed on the semiconductor layer. The gate electrode is formed of a material having a high dielectric constant, and is electrically connected to a gate terminal. The semiconductor layer is formed of a material having a low dielectric constant, and is electrically connected to a source terminal and a drain terminal. The device is adapted to operate as a transistor.

The present invention relates to a photoelectric conversion device comprising an insulator or a substrate having a semiconductor layer formed thereon, and a gate electrode formed on the semiconductor layer. The gate electrode is formed of a material having a high dielectric constant, and is electrically connected to a gate terminal. The semiconductor layer is formed of a material having a low dielectric constant, and is electrically connected to a source terminal and a drain terminal. The device is adapted to operate as a transistor.

The present invention relates to a photoelectric conversion device comprising an insulator or a substrate having a semiconductor layer formed thereon, and a gate electrode formed on the semiconductor layer. The gate electrode is formed of a material having a high dielectric constant, and is electrically connected to a gate terminal. The semiconductor layer is formed of a material having a low dielectric constant, and is electrically connected to a source terminal and a drain terminal. The device is adapted to operate as a transistor.

10) 100

1. Title of the Invention

SEMICONDUCTOR DEVICE

2. Scope of Patent Claim

1. A semiconductor device including a substrate or a first electrode formed on the substrate, a non-single crystal semiconductor having at least one of a PI, NI or PIN junction on said electrode, and a second electrode on said semiconductor, characterized in that an intrinsic or substantially intrinsic semiconductor layer constituting said junction has phosphorus contained in the impurity density of $5 \times 10^{15} \text{ cm}^{-3}$.

2. A semiconductor device as claimed in claim 1, wherein said intrinsic or substantially intrinsic semiconductor layer is made of silicon or germanium to which hydrogen or halogen element having a semi-amorphous or amorphous structure with lattice distortion.

3. A semiconductor device as claimed in claim 1, wherein said intrinsic or substantially intrinsic semiconductor layer contains oxygen of $5 \times 10^{16} \text{ cm}^{-3}$ or less.

3. Detailed Description of the Invention

The present invention relates to a photoelectric conversion device comprising an intrinsic or a substantially intrinsic semiconductor layer having at least one of the PI, NI, and PIN junction, said device fabricated by using an ultra high purity gas for semiconductor fabrication whose concentration of phosphorus is decreased to a super low level, and to a process for fabricating the same.

An object of the present invention is to provide a semiconductor device such as a photoelectric conversion device comprising a substrate, optionally having thereon a first electrode, and a non-single crystal semiconductor layer having

at least one of a PI, NI, and PIN junction fabricated by depositing independently each of the layers of a P-type, an I-type, and an N-type semiconductor. In an intrinsic or a substantially intrinsic semiconductor layer (i.e., a semiconductor layer into which a P-type or an N-type impurity is contaminated either accidentally or intentionally at a concentration of from 1×10^{14} to $5 \times 10^{17} \text{ cm}^{-3}$) which generates photovoltaic force upon irradiation of light in the photoelectric conversion device according to the present invention, it is an object of the present invention to decrease the concentration of phosphorus in a gaseous silicide such as silane. Phosphorus which is particularly undesirable because it enhances the insulating properties, reduces the diffusion length of carriers (particularly of holes) by combining with P-type impurities to cause impurity scattering, and further induces the generation of recombination centers is set to $5 \times 10^{-15} \text{ cm}^{-3}$ or less, preferably to $1 \times 10^{11} \text{ cm}^{-3}$ to $3 \times 10^{14} \text{ cm}^{-3}$, that is, the concentration of PH_3 within silicide gas such as silane is set to a very low concentration of 3×10^{-3} to 1 ppb.

The object above is accomplished in the present invention by taking advantage of the molecular size of the reactive gas that is used in the device fabrication, for example, a gaseous silicide such as silane, polysilane, and silicon fluoride, or a gaseous germanium compound such as germane. More specifically, the reactive gases above have an effective molecular diameter of 4.8 Å or larger.

Accordingly, phosphorus impurities (particularly phosphine, i.e., the hydrogenated compound thereof) having an effective molecular diameter (referred to simply hereinafter as "molecular diameter") of 4.5 Å or less is removed from a gaseous silicide using a molecular sieve or a zeolite having

an effective pore diameter in the range of from 2.9 to 4.65 Å. It is also an object of the present invention to remove by adsorption, an impurity which provides donor centers or which imparts insulating properties to the resulting product. More specifically, for instance, the present invention also aims at removing a gaseous oxide such as water (H_2O), gaseous carbon dioxide (CO_2), and gaseous oxygen (O_2); or a gaseous carbide such as methane (CH_4), ethane (C_2H_6), propane (C_3H_8), CH_3OH , and C_6H_6 .

To promote that absorption ability, another object of the present invention is to cool the temperature of absorption material which conducts the chemical absorption from -20 to -40 °C, and also to cool column to -30 ± 10 °C which is the maximum of the absorption capability so as to make the capability 500-times or more as high as high temperature.

In this manner, the initial intrinsic conversion efficiency of 6 to 8 % under an AM1 condition (100 mW/cm^2) of an unpurified non-single crystal semiconductor such as an amorphous semiconductor can be increased to a range of from 11 to 14.5 %.

Particularly in the I-type layer, i.e., the active semiconductor layer of the PIN junction, the reason why it is easily rendered N-conductive or weakly N-conductive. As a result, the principal reason was found to be phosphides, oxides, and carbides, which remain in the reactive gas as impurities in the reactive gas. Accordingly, the concentration of phosphorus is lowered from the conventional level in a range of from $5 \times 10^{16} \text{ cm}^{-3}$ to $1 \times 10^{17} \text{ cm}^{-3}$ to a range of $1/50$ to $1/10^4$ thereof. More specifically, the concentration of phosphorus is controlled to be as low as $1 \times 10^{16} \text{ cm}^{-3}$ or

lower, preferably to a range of from 3×10^{15} to 1×10^{12} cm^{-3} . Furthermore, the concentration of oxygen is lowered from the conventional level in a range of from 2×10^{18} cm^{-3} to 4×10^{18} cm^{-3} to a range not higher than 5×10^{16} cm^{-3} , preferably to a range of from 1×10^{16} to 1×10^{14} cm^{-3} , and that of carbon clusters is decreased to a level of 4×10^{17} cm^{-3} or lower, preferably, to a range of from 4×10^{16} to 1×10^{13} cm^{-3} . Carbon clusters as referred herein signifies cluster-like carbon atoms that are combined by a plurality of C-C bonds inside the semiconductor. In this manner, the density of recombination centers inside a semiconductor, for example, a silicon semiconductor, is successfully lowered from the initial 1×10^{18} cm^{-3} to 1×10^{17} cm^{-3} or lower, and preferably, to a range of from 5×10^{14} to 1×10^{16} cm^{-3} .

Conventionally, phosphorus atoms have been believed to behave as donor-type impurities inside a semiconductor; more specifically, inside a single crystal silicon semiconductor. Accordingly, the preferred concentration thereof has been believed to be as low as possible. However, because recombination centers such as hydrogen atoms are present, no request has been made so far to decrease the concentration of phosphorus in a non-single crystal silicon to a level as low as that of a single crystal silicon. In the due course of implementing the present invention, however, it has been found that the diffusion length of the minority carriers, particularly the holes, has been found to be decreased principally by the presence of phosphorus atoms. Accordingly, an object of the present invention is to lower the concentration of phosphorus that is present in the form of phosphine in the starting gaseous reactive material, e.g., silane. More specifically, an object of the present invention is to lower

the concentration of phosphine the starting gaseous silane to a level of 1 ppm or lower, and preferably, to a level in a range of from 0.01 to 1 ppb. Concerning other impurities such as oxygen that are conventionally known to be present in an I-type semiconductor layer, oxygen atoms have been believed to locally form Si-O-Si bonds to impart insulating properties to the semiconductor. However, in case oxygen atoms aggregate into a cluster containing from several to several tens of atoms inside the semiconductor, the clusters then provide recombination centers for the electrons or holes. These recombination centers function as killers of the minority carriers which generate upon the irradiation of a light. It has been confirmed that this clearly occurs in a non-single crystal semiconductor fabricated by a plasma enhanced chemical vapor deposition process. Furthermore, the dangling bonds of oxygen have found to function as N-type donor centers. Thus, it has been found that a semi-amorphous (semi-crystalline) structure-sensitive non-single crystal semiconductor having lattice strain is readily rendered N-conductive.

It can be seen from the foregoing that it is believed particularly important from an industrial point of view to fabricate a structure-sensitive intrinsic semiconductor from which oxygen atoms are substantially removed. The oxygen atoms are preferably present at a concentration as low as possible, because they provide the donor centers. Intrinsic semiconductors as referred herein signify those having a Fermi level at approximately the center of the band width.

In the light of the aforementioned circumstances, the semiconductor device according to the present invention is characterized in that impurities are removed from the silicon semiconductor. The device according to the present invention

is also characterized in that said semiconductor comprises silicon added therein hydrogen or halogen atoms as the principal components, because hydrogen and halogen atoms function to neutralize the recombination centers, and that a trivalent or pentavalent impurity is added at a concentration of from 10^{14} to $3 \times 10^{17} \text{ cm}^{-3}$ to shift the Fermi level of the resulting semiconductor.

In general, silane molecules are less than 5 Å (more specifically, from 4.8 to 5 Å) in effective molecular diameter. Germane molecules are about 6 Å in diameter. Polysilane are further larger in effective molecular diameter.

Considering a reactive gas comprising molecules having the smallest effective molecular diameter, i.e., silane (monosilane) molecules, for instance, the gas contains other impurities as listed in Table 1.

Table 1

	<u>For Epitaxy</u>	<u>For electronics</u>
Purity (%)	99.99	99.99
Hydrogen (ppm)	300	3,000
Nitrogen	5	50
Oxygen	0.1	1
Argon	10	50
Helium	10	50
Methane	5	50
Ethane	0.1	0.5
Ethylene	0.1	0.5
Propane	0.1	0.5
Propylene	0.1	0.5
Chloride	10	50
Phosphine	0.05	0.5
Water	3	5

In a practical process of epitaxial growth of a semiconductor, the concentration of oxides and nitrides is lowered to about 1/30 of the nominal value due to the segregation effect which occurs during the gas-solid reaction. Accordingly, a substantially intrinsic semiconductor having a resistivity of $100 \Omega \cdot \text{cm}^{-1}$ or higher can be obtained.

In case of employing plasma enhanced chemical vapor deposition in a temperature range of from 100 to 400 °C using glow discharge, however, a physical purification method taking advantage of the segregation can no longer be expected to take place.

It can be readily understood that in the case above using plasma enhanced chemical vapor deposition, the impurities enumerated in Table 1 are directly incorporated into the semiconductor. Phosphorus atoms, in particular, are obtained as decomposition product from phosphine to provide donor impurities. With respect to oxygen, all of the oxygen atoms react with silane to provide silicon oxide as the reaction product. A part of silane molecules, more specifically, from 1 to 5 % of the entire molecules, is activated (ionized) by the plasma reaction. Accordingly, it has been found that silane is condensed inside the thin film semiconductor at an extremely high concentration. This accounts for about 20 to 30 times the concentration of silane in gaseous state. Phosphorus and oxygen each accumulate at a concentration of from 1×10^{16} to $3 \times 10^{16} \text{ cm}^{-3}$ and from 2×10^{18} to $4 \times 10^{18} \text{ cm}^{-3}$, respectively. It has been also found that phosphorus contained in the metallic cylinder at a concentration of about 15 ppm reacts with hydrogen after a long term storage of hydrogen to yield phosphine. Phosphine is then incorporated as an impurity inside silane.

It is therefore found experimentally that it is extremely important to purify the reactive gas in the reaction apparatus before using it in plasma enhanced chemical vapor deposition process.

Thus, more specifically, it is particularly important in the I-type semiconductor layer according to the device of the present invention to decrease the concentration of phosphorus and oxygen to $1 \times 10^{15} \text{ cm}^{-3}$ or lower and to $5 \times 10^{16} \text{ cm}^{-3}$ or lower, respectively. The very object of the present invention is to purify the semiconductor.

The present invention is described in detail referring to the accompanying figures.

Fig. 1 shows the scheme of an apparatus for fabricating the semiconductor device according to the present invention.

Referring to Fig. 1, a reactor (1) is equipped with an external heating furnace (21), substrates (22), a pair of electrodes (3), (3'), a high frequency oscillator (2) (for instance, a 13.56MHz or a 100KHz generator), another oscillator (17) for activating and decomposing the reactive gas, for instance, a 2.45GHz generator or any which produces a microwave 1 GHz or higher in frequency, and an attenuator (18).

The microwave thus generated was supplied from an outlet protected by a ceramic member (19) to the reaction furnace (1) maintained at a pressure of from 0.001 to 10 Torr. The entire reaction furnace is covered with a shield (20) to prevent jamming from occurring. The electric field which develops upon depositing the thin film semiconductor on the substrates (22) using a reactive gas is controlled to be in parallel with the surface of the substrate. Furthermore, the

reactive gases are arranged in such a manner that they make a laminar flow in parallel with the surface of the substrates when they are introduced into the reaction furnace.

The reactive gas is introduced from an inlet (7) using a carrier gas, for example, gaseous hydrogen whose concentration of impurities such as oxygen and water is lowered to 1 ppb or less, and preferably, to 0.1 ppb or less. In case of forming a thin film silicon, a gaseous silicide, i.e., silane, is introduced from an inlet (4). At the same time, diborane diluted to a concentration of from 500 to 5,000 ppm using a P-type impurity, hydrogen, as well as phosphine diluted with hydrogen are introduced from inlets (5) and (6), respectively.

The reactive gases above are introduced into the reactor at a predetermined rate each via pairs of gas purifiers (11) and (14), (12) and (15), and (13) and (16), respectively. Molecular sieves or zeolite 4.5A having an effective pore diameter in a range of from 2.7 to 4.65 Å (representatively, an effective pore diameter of 4.5 Å) are provided on the inlet side for the silane reactive gas (4) of each of the gas purifiers. More specifically, 4.5A is a porous molecular adsorbent expressed by a molecular formula $(K_4Zn_3)(AlO_2)(SiO_2)_{12} \cdot xH_2O$. Furthermore, the gas passed through the adsorbent is also passed through a porous molecular adsorbent, i.e., a molecular sieve or zeolite commercially known by the trade name of 3A, having an effective pore size in a range of from 2.7 to 3.31 Å and expressed by a molecular formula $Na(AlO_2)(SiO_2) \cdot xH_2O$.

The chemical adsorption ability of the purifiers can be further increased by cooling them to a temperature in a range of from -70 °C to room temperature. More preferably, to

selectively adsorb phosphine without adsorbing silane and the like, the purifiers are cooled in a temperature range of from -40 to -20 °C, for example, at -30 °C by means of electronic thermostats (8), (9), and (10). With respect to diborane diluted using hydrogen, all of the impurities such as water, phosphine, and oxygen are removed in two stages using 3A or 4A at first, and then using 4.5A.

Particularly for silane, not only the concentration of oxygen which tends to render the semiconductor N-type conductive, but also that of phosphine is desirably lowered to 0.01 ppb or even lower. Accordingly, 3A is used as first to remove water; the subsequent use of 4.5A to remove phosphine is found effective.

Evacuation is carried out using an evacuation system comprising a needle valve (25), a stop valve (24), a vacuum pump (23), and then through an outlet (26). The inner pressure is thus maintained in a range of from 0.001 to 10 Torr, representatively, in a range of from 0.05 to 0.15 Torr.

Fig. 2 shows the characteristic curve of a semiconductor layer deposited using the apparatus illustrated in Fig. 1. A 1 μ m thick thin film of a non-single crystal semiconductor is deposited on a substrate, e.g., a glass substrate, at a substrate temperature of 250 °C in a reaction furnace the inside pressure of which is maintained at 0.1 Torr. The conductivity upon irradiation of light (AM1) and dark conductivity in relation with the high frequency output are shown in the graph. Referring to Fig. 2, the curve (29) shows the change in photoconductivity with the change in high frequency output, and the curve (30) shows the dark conductivity. If silane is used as it is without purification, as described in the foregoing, the initial impurities that are present in

the gas cylinder are delivered into the semiconductor layer. Those impurities, particularly phosphorus, render silicon N-conductive, and oxygen or carbon renders silicon amorphous. Thus, two curves (29) and (30) are shown in Fig. 2. More specifically, a photoconductivity of $10^{-3} (\Omega \cdot \text{cm})^{-1}$ is obtained at a high frequency output of from 20 to 30 W, however, the crystallinity of a part of the semiconductor is impaired at the same time. Thus, the resulting silicon is rendered semi-amorphous. This happens because oxygen atoms that are present as impurities in the semiconductor function as donor centers to impart the entire semiconductor N-type conductivity. Conclusively, an intrinsic semiconductor can be obtained by adding boron or any other impurity which imparts the opposite conductive type to the semiconductor at a concentration of from 1×10^{17} to $3 \times 10^{17} \text{ cm}^{-3}$, or by controlling the high frequency output in a low region of from 1 to 5 W. However, both of the means considerably lower the photoconductivity to the order of from 10^{-5} to $10^{-4} (\Omega \cdot \text{cm})^{-1}$.

Instead of the conventional methods, the present invention employs a highly purified silane. More specifically, the silane gas for use in the present invention is sufficiently purified in gas purifiers (11) and (14) (Fig. 1). Moreover, gaseous silane is charged inside the gas cylinder after sufficiently purifying the gas. As a result, photoconductivity curve (27) and dark conductivity curve (28) as shown in Fig. 2 are obtained for the thin film silicon according to the present invention.

The figure clearly reads that a high photoconductivity of $10^{-2} (\Omega \cdot \text{cm})^{-1}$ is obtained at a low plasma discharge output of from 1 to 10 W, and that a low dark conductivity is obtained in a range of from 10^{-9} to $10^{-7} (\Omega \cdot \text{cm})^{-1}$. That is, a

sufficiently high activation energy as an intrinsic semiconductor is obtained, and that a Fermi level of about a $E_g/2+0.1$ 0.2 eV is achieved.

The characteristics of the thin film silicon are studied in further detail. According to the results of X-ray diffraction, a poorly crystallized thin film with lattice strain is identified on the product obtained at a plasma discharge output of from 5 to 10 W. Assumably, a semi-amorphous semiconductor having an intermediate structure between amorphous structure and crystalline structure is formed in this case, because the diffraction angles are found to be lowered by 0.5 to 1.5 degrees as compared to those of a crystalline semiconductor.

When an intrinsic semiconductor is fabricated by plasma enhanced chemical vapor deposition in a temperature range of from 100 to 300 °C, for instance, at 250 °C, impurities inside silane tend to be incorporated into the semiconductor at a concentration from 30 to 100 times as high as that of a semiconductor fabricated by a simple CVD process or epitaxial growth. Thus, it can be readily understood that the use of an ultra-pure silane as the starting material is the key of the process. By employing such silane gases of ultra-high purity, a semiconductor with a low dark conductivity but with a high photoconductivity in a range of from 10^{-3} to 10^{-2} $(\Omega \cdot \text{cm})^{-1}$ can be obtained even when the product is obtained at a low plasma power output of from 1 to 5 W. The photoconductivity of the product thus fabricated according to the present invention is well comparable to that of a single crystal silicon, i.e., $10^{-2}(\Omega \cdot \text{cm})^{-1}$. In the semiconductor thus obtained, the diffusion length of the minority carriers, particularly that of the holes, is found to be in a range of from

3 to 20 μm . This is 30 times or more longer than the value (from 0.1 to 0.6 μm) of an amorphous silicon obtained by a conventional plasma enhanced chemical vapor deposition process.

The present invention is particularly advantageous in that a high quality semiconductor is producible at such a low plasma power output. More specifically, in fabricating a PIN junction as in the process of the present invention by sequentially depositing the P-, I-, and N-type layers in this order, a mixed layer is apt to form at the boundary of the layers differing in conductive type if a high plasma power output is applied. More specifically, a distinct boundary is preferably formed between the layers differing in conductive type. Thus, if this is attempted by applying a high plasma power output in case of forming an I-type layer on a P-type layer, for instance, the sputtering effect of the discharge damages the P layer.

In case a microwave at a frequency of 2.45 GHz is applied, the deposition rate of the thin film is found to increase to about 3 to 5 times that of the case with reference to Fig. 2. The characteristics of the resulting thin film semiconductor are the same, but the deposition rate is increased because the ionization ratio of the reactive gas can be increased by applying power at a higher frequency of 2.45 GHz. More specifically, in case of depositing a thin film by flowing silane at a rate of 30 cc/minute under a pressure of 0.1 Torr, for instance, the deposition rate is as low as 1 to 3 $\text{\AA}/\text{second}$ if a high frequency plasma alone is applied. However, the deposition rate can be increased to a range of from 10 to 15 $\text{\AA}/\text{second}$ by simply adding the microwave at a frequency of 2.45 GHz.

Fig. 3 is a graph obtained through an experimentation to show how the gas purifier is effective in purifying silane.

Referring to the graph in Fig. 3, the abscissa shows the concentration of phosphorus in the thin film. The concentration is determined by means of IMA (Ion Micro Analyzer) made by CAMECA. The ordinate of the graph shows the electric conductivity in case light is irradiated to the film.

The curves are for the case both 4.5A (11) and 3A (14) are employed for a silane system. The temperature of the column is varied from room temperature to -300°C to improve the adsorption power of 3A and 4.5A. Oxygen is found to be present in a concentration from 30 to 100 times the concentration of phosphorus. However, the concentration of oxygen is found to decrease proportionally with reducing concentration of phosphorus.

Curve (45) and curve (46) each show the photoconductivity and dark conductivity, respectively, in case no purifier is used. It has been found that the value can be lowered to $1.2 \times 10^{16} \text{ cm}^{-3}$ by using the purifier at room temperature. By further lowering the temperature to 0°C , -10°C , and -30°C , the concentration of phosphorus impurity is found to decrease to a value of $3 \times 10^{14} \text{ atom}\cdot\text{cm}^{-3}$, $2 \times 10^{13} \text{ atom}\cdot\text{cm}^{-3}$, and $1 \times 10^{12} \text{ atom}\cdot\text{cm}^{-3}$, respectively. As a result, photoconductivity (41) and dark conductivity (42) curves are obtained. These values are obtained using the apparatus shown in Fig. 1 under a high frequency output of 2 W.

To obtain the oxygen and carbon concentrations, it is particularly important to control the concentration of phosphorus in silane to 1 ppb or lower and that of oxygen to 0.03 ppm (30 ppb) or lower. By lowering the temperature from room temperature to a lower region, the impurity concentration of

phosphine can be lowered to 10 ppb (at 0 °C) and further to 0.1 ppb (at -30 °C). The impurity concentration of oxygen (inclusive of water) can be lowered to 0.01 ppm (at 0°C), and further to 0.003 ppm (at -30 °C). The concentration of hydrocarbons C_mH_n is found to be decreased to 0.1 ppm, and further to 0.01 ppm. By decreasing the temperature to -100 °C, silane adsorption is found to occur on the surface of mass spectrometers provided inside the purifiers equipped with 4.5A and 3A. Silane adsorbed by the mass spectrometer impairs the adsorption power of the purifiers to phosphine, however, it reversely increases the adsorption ability for oxygen.

As a matter of course, such a high level of purification can be realized by controlling the total leak of the reaction system shown in Fig. 1 to 1×10^{-10} cc/sec or lower, and preferably, to 1×10^{-12} cc/sec or lower. Accordingly, the mechanism of the joints and the like in the system is also a key factor in achieving a high purity gaseous silane.

Referring to Fig. 4, a structure fabricated by using the fabrication apparatus in Fig. 1 is described. Referring to Fig. 4 (A), a clear conductive film (33) is formed on a glass substrate (32), and a P-type silicon carbide (Si_xC_{1-x} ; $0 < x < 1$, e.g., $x = 0.8$) or a P-type silicon semiconductor (34) is deposited further thereon at a thickness of 100 Å. The entire system is then sufficiently evacuated using a cryo pump (45), and a purified silane is introduced therein to form an intrinsic semiconductor layer (31) to a thickness of 0.5 μm. After evacuating the entire system again, a 200 Å thick N-type semiconductor layer (31) is further deposited thereon using silane containing 1 % phosphine. Finally, aluminum film (36) is vacuum deposited according to a known proc ss.

The high frequency power output in the process above is controlled to 2 W while maintaining the substrate temperature at 250 °C. A conversion efficiency of 11.8 % is obtained on the resulting structure.

The characteristics of the glass substrate can be further ameliorated by fabricating a photoelectric conversion device of a PIN junction type as illustrated in Fig. 4 (B).

Referring to Fig. 4 (B), a 200 Å thick P-type semiconductor layer (34), a 0.5 μm thick I-type semiconductor layer (33), and a 150 Å thick fibrous structured N-type semiconductor polycrystalline semiconductor layer (35) are deposited on a stainless steel substrate (32) using the apparatus as shown in Fig. 1. An ITO (indium tin oxide containing from 10 % or less of tin oxide) film is vacuum deposited thereafter as a transparent electroconductive film (43). An aluminum auxiliary electrode (36) is provided thereon to obtain the final structure.

For the structure thus implemented and illustrated in Fig. 4 (A), the characteristic curve for the conversion efficiency taking the phosphorus concentration (the upper scale in the graph) and the oxygen concentration (the lower scale) for the intrinsic semiconductor layer as the parameter is given in Fig. 5.

A conversion efficiency higher than 12 % is achieved under AM1 for an area of 1 cm² by controlling the concentration of phosphorus to $5 \times 10^{15} \text{ cm}^{-3}$ or lower (i.e., to a region enumerated 44), and particularly, to $3 \times 10^{15} \text{ cm}^{-3}$ or lower. More specifically, a higher conversion efficiency can be attained by controlling the concentration of phosphorus in a range of from 3×10^{15} to $1 \times 10^{12} \text{ cm}^{-3}$. Furthermore, a curve factor exceeding 0.7 can be obtained. Concerning short circuit

current, especially, a maximum value of 20 mA/cm² is achieved. The open voltage is in a range of from 0.86 to 0.93 V. A considerable improvement in the characteristics is observed by lowering the oxygen concentration to 4×10^{16} cm⁻³ or lower and thereby purifying silicon.

5

In case of the example above with reference to Fig. 4 (B), the device is fabricated at a low temperature in a range of from 200 to 250 °C by using a polycrystalline fiber-structured semiconductor as the N-type semiconductor layer. For detail of the process, reference can be made to Patent Application No. 57-087801 (filed by the present inventor on May 24, 1982).

10

The present invention has been described in detail above by specifically referring to a photoelectric conversion device having a single PIN junction. However, the device according to the present invention may have two or more junctions by sequentially forming the layers in the order of PINPIN....PIN. This is another important application field of the present invention. Moreover, the resulting structure may be integrated on a substrate.

15

20

The description of the present invention above refers specifically to a case using silane, and particularly, monosilane, as the gaseous silicide. However, the present invention is also effective for a case using polysilane, such as disilane, so long as the effective diameter of the silicide molecule is sufficiently large as to be separated by a molecular sieve. Accordingly, the present invention is useful in case SiF₂ or SiF₄ is used, because the diameter of the molecules is as large as 5 Å.

25

In case of germanium, germane (GeH_4) may be used to fabricate a non-single crystal semiconductor $\text{Si}_x\text{Ge}_{1-x}$ ($0 < x < 1$) or pure Ge, so that it may be employed for the I-type semiconductor layer of a PIN junction.

In the description above, a photoelectric conversion device comprising a single PIN junction is described. However, the present invention is also effective for an insulated gate field effect semiconductor device having at least one NI or PI junction such as an NIP junction (i.e., a junction comprising, in this order, a source or drain, a channel forming region, and a source or drain) or a PIP junction, as well as for a transistor having an NIPIN or a PINIP junction.

4. Brief Description of the Drawings

Fig. 1 is a scheme of a plasma enhanced chemical vapor reactor for use in the fabrication of a semiconductor device according to the present invention.

Fig. 2 is a graph showing the electric characteristics of a semiconductor obtained according to the present invention and that of a conventional intrinsic semiconductor.

Fig. 3 is a graph showing the change of electric characteristics of a semiconductor obtained according to the gas purification method of the present invention.

Fig. 4 is a photoelectric conversion device according to the present invention.

Fig. 5 is a graph showing the characteristics of a photoelectric conversion device according to a scheme shown in Fig. 4 (B).

Applicant for the Patent :

Semiconductor Energy Laboratory Co., Ltd.

Repr sentative : Shunpei Yamazaki

5. CONTENTS OF AMENDMENTS

- (1) Amend the scope of patent claim as shown in an attachment.
- (2) Specification, page 3, line 16 (in Japanese specification), amend "4.5A" to --4.5A--.
- (3) Specification, page 5, line 12, amend " 2 to 4×10^{18} cm⁻¹³ to 5×10^{16} cm⁻³" to -- 2 to 4×10^{20} cm⁻¹³ to 5×10^{18} cm⁻³--.
- (4) Specification, page 5, line 13, amend " 1×10^{16} x 1×10^{14} cm⁻³" to -- 1×10^{18} x 1×10^{16} cm⁻³--.
- (5) Specification, page 5, line 15, amend " 4×10^{17} cm⁻³" to -- 4×10^{18} cm⁻³--.
- (6) Specification, page 5, line 16, amend " 4×10^{16} to 1×10^{13} cm⁻³" to -- 4×10^{17} to 1×10^{14} cm⁻³--.
- (7) Specification, page 10, line 13, amend " 2 to 4×10^{18} cm⁻³" to -- 2 to 4×10^{20} cm⁻³--.
- (8) Specification, page 11, line 8, amend " 5×10^{18} cm⁻³ or less" to -- 5×10^{20} cm⁻³ or less--.
- (9) Specification, page 13, line 9, amend "high grade product name" to --product name--.
- (10) Specification, page 22, line 2, amend "i-type semiconductor layer (33)" to --i-type semiconductor layer (31)--.
- (11) Specification, page 22, lines 8 to 9, amend "intrinsic semiconductor layer" to --intrinsic semiconductor layer (31)--.
- (12) Specification, page 22, line 13, amend "transfer efficient" to --transfer efficient (49)--.
- (13) Specification, page 22, line 14, amend "curve factor" to --curve factor (48)--.
- (14) Specification, page 22, line 15, amend "short-circuit current" to --short-circuit current (47)--.

(15) Specification, page 22, line 18, amend " $4 \times 10^{16} \text{ cm}^{-3}$ " to $4 \times 10^{18} \text{ cm}^{-3}$.

(16) Specification, page 23, line 9, amend the typographical error in "stacking the pin junctions".

(17) Amend Fig. 5 as shown in an attachment.

5

SCOPE OF PATENT CLAIM

1. A semiconductor device including a substrate or a first electrode formed on the substrate, a non-single crystal semiconductor having at least one of a PI, NI or PIN junction on said electrode, and a second electrode on said semiconductor, characterized in that an intrinsic or substantially intrinsic semiconductor layer constituting said junction has phosphorus contained in the impurity density of $5 \times 10^{15} \text{ cm}^{-3}$.

10

15

2. A semiconductor device as claimed in claim 1, wherein said intrinsic or substantially intrinsic semiconductor layer is made of silicon or germanium to which hydrogen or halogen element having a semi-amorphous or amorphous structure with lattice distortion.

20

3. A semiconductor device as claimed in claim 1, wherein said intrinsic or substantially intrinsic semiconductor layer contains oxygen of $5 \times 10^{18} \text{ cm}^{-3}$ or less.

⑨ 日本国特許庁 (JP)

⑩ 特許出願公開

⑪ 公開特許公報 (A)

昭59—72182

⑫ Int. Cl.³
H 01 L 31/04

識別記号

庁内整理番号
7021—5F

⑬ 公開 昭和59年(1984)4月24日

発明の数 1
審査請求 有

(全 11 頁)

⑭ 半導体装置

番21号株式会社半導体エネルギー
研究所内

⑮ 特 願 昭57—182546

⑯ 出 願 人 株式会社半導体エネルギー研究
所

⑰ 出 願 昭57(1982)10月18日

⑱ 発 明 者 山崎舜平

東京都世田谷区北烏山7丁目21
番21号

東京都世田谷区北烏山7丁目21

70772 Sin H24+2

明 細 書

1. 発明の名称

半導体装置

2. 特許請求の範囲

1. 基板または基板上の第1の電極と、該電極上にPI, NIまたはPIN接合を少なくとも1つ有する非単結晶半導体と、該半導体上の第2の電極とが設けられた半導体装置において、前記接合を構成する真性または実質的に真性の半導体層は、リンを $5 \times 10^{17} \text{ cm}^{-3}$ 以下の不純物濃度含有したことを特徴とする半導体装置。

2. 特許請求の範囲第1項において、真性または実質的に真性の半導体は、格子歪を有する半非晶質または非晶質構造を有する水素またはハロゲン元素が添加された遷移元素またはゲルマニウムよりなることを特徴とする半導体装置。

3. 特許請求の範囲第1項において、真性または実質的に真性の半導体層は酸素が $5 \times 10^{16} \text{ cm}^{-3}$ 以下添加されたことを特徴とする半導体装置。

3. 発明の詳細な説明

本発明は、リンを極低濃度にした超高純度の半導体製造用気体を用いて、PI, NIまたはPIN接合を少なくとも1つ有する真性または実質的に真性の半導体層を構成せしめた光電変換装置およびその作製方法に関する。

本発明は、基板または基板上の第1の電極と該電極上にPI, NIまたはPIN接合を少なくとも1つ有する非単結晶半導体層を、P型半導体層I型半導体層およびN型半導体層をそれぞれ独立に積層して接合を構成することにより、設けた半導体装置例えば光電変換装置において、特に光照射により光起電力を発生する活性半導体層である真性または実質的に真性（P型用不純

物が $1 \times 10^{10} \sim 5 \times 10^{10} \text{ cm}^{-3}$ の濃度に入為的またはバックグラウンドレベルで混入した) 半導体に対し特に絶縁性の助長またはP型不純物と結合して不純物散乱になるキャリア特にホールの拡散長の低下をもたらし、さらに再結合中心の発生をもたらしリンを $5 \times 10^{10} \text{ cm}^{-3}$ 以下好ましくは $1 \times 10^{10} \sim 3 \times 10^{10} \text{ cm}^{-3}$ 即ちシラン等の珪化物気体中の PH_3 の濃度を $3 \times 10^{-1} \sim 1 \text{ PPM}$ の極低濃度にするを目的としている。

本発明はかかる目的のため、半導体用の反応性気体例えば珪化物気体であるシラン、ポリシラン、フッ化珪素、またゲルマニウム化物気体であるゲルマン等がその有効分子直径が 4.8 \AA 以上を有することを利用したものである。

即ち、有効分子径が $2.9 \sim 4.65 \text{ \AA}$ のモレキュラーシーブまたはゼオライトを利用して、 4.5 \AA 以下の有効分子直径(以下分子径という)を有する不純物であるリンを、特にリンの水素化物で

ひを、 $11 \sim 14.5\%$ 程度まで真性変換効率を高めることができる。

特にこの活性半導体層であるI層において、一般にN型化または弱N型化しやすい理由を調べた結果、N型化の不純物として反応性気体中にリン化合物、酸化物、炭化物が残存していることがその大きな理由であることが判明した。このため本発明においてはリンの濃度を従来の $5 \times 10^{10} \sim 1 \times 10^{11} \text{ cm}^{-3}$ よりその $1/30 \sim 1/10$ 程度下げ、 $1 \times 10^{10} \text{ cm}^{-3}$ 以下好ましくは $1 \times 10^{10} \sim 1 \times 10^{11} \text{ cm}^{-3}$ 程度まで下げたことを特徴としている。さらに加えてその酸素濃度を従来の $2 \sim 4 \times 10^{10} \text{ cm}^{-3}$ より $5 \times 10^{10} \text{ cm}^{-3}$ 以下好ましくは $1 \times 10^{10} \sim 1 \times 10^{11} \text{ cm}^{-3}$ 程度まで低め、さらに半導体中にO-C結合を多数有する、即ちクラスター状に混入した炭素を $4 \times 10^{10} \text{ cm}^{-3}$ 以下好ましくは $4 \times 10^{10} \sim 1 \times 10^{11} \text{ cm}^{-3}$ 程度まで下げることにより、半導体例えばシリコン半導体中の再結合中心の密度を $1 \times 10^{10} \text{ cm}^{-3}$ より $1 \times 10^{10} \text{ cm}^{-3}$ 以下好ましくは

あるフォスヒンを除去することを目的としている。さらに加えて半導体の酸化物または炭化物の混入によるドナーセンターまたは絶縁性にする不純物としての反応性気体である酸化物気体例えば水(H_2O)、炭酸ガス(CO_2)、酸素(O_2) また炭化物気体例えばメタン(CH_4)、エタン(C_2H_6)、プロパン(C_3H_8)、 $\text{C}_2\text{H}_5\text{OH}$ 、 C_2H_6 等を吸着、除去することを目的としている。

さらにこの吸着力を助長するため、この化学吸着をする吸着材を室温 $\sim 80^\circ\text{C}$ 好ましくは $-20 \sim -40^\circ\text{C}$ 程度冷却し、さらにその吸着能力の最大となる $-30 \pm 10^\circ\text{C}$ 程度を冷却し、その能力を高濃度と比べて500倍以上高めることを目的としている。

かくして従来PIN接合を有する非単結晶半導体特にアモルファス半導体が AM1 (100 mW/cm^2) の条件下にて $6 \sim 8\%$ の変換効率しか出なかつたも

$5 \times 10^{10} \sim 1 \times 10^{11} \text{ cm}^{-3}$ 程度まで下げるのに成功したことを特徴としている。

従来、リンは半導体例えば単結晶シリコン半導体中でドナー型の不純物として作用してしまいうため、その濃度は低ければ低い程よいとされている。しかし非単結晶シリコンにおいては、水素等の再結合中心が入っているため、このリンの濃度を単結晶程度低くすることの要求はほとんどなかつた。しかし本発明はこの非単結晶半導体においては、単結晶半導体以上に少数キャリア特にホールの拡散長を下げている主因であることが判明した。このため本発明はこのリンをその出発材料である半導体用反応性気体例えばシラン中にフォスヒンの形で混入する不純物を 0.1 PPM 以下好ましくは $1 \sim 0.01 \text{ PPM}$ 程度まで下げることを目적으로している。さらに従来I型半導体層の他の不純物として、炭素は半導体例えばシリコン半導体中で局部的に Si-O-Si を構成

し、絶縁性をのみ示すものとしていた。しかしシリコン中に酸素が数ケ〜十数ケ集合してクラスタを作ると、それは電子、ホール、の再結合中心を作り、光照射によつて発生した少数キャリアのキャリアーとして作用してしまふことは、水素またはハロゲン元素が添加されたプラズマ気相法により得られた非単結晶半導体においてもきわめて顕著であることが判明した。また、酸素の不對結合手はN型のドナーセンタとしても作用してしまい、非単結晶半導体をアモルファスより格子歪を有する構造敏感性をもつた半非晶質(半結晶質)とするとN型化してしまふことがわかつた。

このため、かかるドナーセンターになるリンまたは酸素を本質的に除去し、構造的に敏感性を有する真性(フェルミレベルがバンド巾のほぼ中央部)の半導体を作ることは工業的応用を

考えるときわめて重要であつた。

本発明は、かかる不純物を除去し、シリコン半導体中は珪素と再結合中心中和用に必要な水素またはハロゲン元素を副成分とし、さらにフェルミレベルをシフトさせるためのⅢ価の不純物を($10^{-6} \sim 3 \times 10^{-4} \text{ cm}^3$)添加したことを特徴としている。

従来シランは有効分子径を5Å弱(4.8~5Å)有し、またゲルマンは約6Åを有している。ジシラン等のポリシラン等はさらに大きな有効分子径を有する)

しかし、例えば最も有効分子径の小さいシラン(モノシラン)において、その反応性気体中に含有される不純物を調べると、表1の如くである。

表 1

	エビタキシャル用	エレクトロニクス用
純度(%)	99.99	99.99
水素(PPM)	300	3000

しかし、100~4000で行なわれるグロー放電を用いたプラズマ気相法においては、かかる物理精製である不純物の偏折効果を期待することはできない。

このため、表1の示す不純物はそのまま半導体中に混入してしまい、特にリンはフォスフィンより分解してドナー不純物となり、さらに酸素については、すべてシランと反応し、酸化珪素反応生成物を作る。シラン自体については、プラズマ反応により活性化(イオン化)が1~5%であり、そのため実質的にガス状態よりもさらに約20~30倍に凝縮されて半導体膜中にリンは $1 \sim 3 \times 10^{-4} \text{ cm}^3$ また酸素は $2 \sim 4 \times 10^{-4} \text{ cm}^3$ もの濃度になつてしまふことがわかつた。さらにリンはリンを構成する金属中に15PPM程度混入しており、これが長期保存で水素と反応し、フォスフィンとなり、シラン中に混入し、不純物となつてしまふことが判明した。

酸素	5	50
酸素	0.1	1
アルゴン	10	50
ヘリウム	10	50
メタン	5	50
エタン	0.1	0.5
エチレン	0.1	0.5
プロパン	0.1	0.5
プロピレン	0.1	0.5
炭素化合物	10	50
フォスフィン	0.05	0.5
水	5	5

これらを調べて、特にこのエビタキシャル成長をさせる場合、気相-固相反応の際、酸化物および酸化物は偏折効果により、上記表1の約1/30に小さくなる。このため比抵抗 $100 \Omega \text{ cm}$ 以上の実質的真性の半導体を得ることができると

このため、反応性気体をプラズマ気相法用K
用いる時、その反応装置において反応性気体
を使用する時に精製することがきわめて重要で
あることが実験的に判明した。

かくして、本発明においては、AM1にて変換
効率を10%以上保証するため、そのI層中K
リンを $1 \times 10^{17} \text{ cm}^{-3}$ 以下とし、さらに加えて酸素は
 $5 \times 10^{17} \text{ cm}^{-3}$ 以下とすることがきわめて重要である。
かかる半導体の高純度化を本発明は目的とし
ている。

以下に図面に従つて示す。

第1図は本発明の半導体装置の作製に用いら
れた製造装置の概略を示す。

図面において、反応炉(1)に対し、外部加熱炉
(2)、基板(4)、一对をなす電極(3)(3)、高周波発振
器(2) (例えば13.56MHzまたは100KHz)、さらに
反応性気体の活性化、分解を行なうため、10Hz
以上の周波数のマイクロ波例えば2.450Hzの発

振器(7)、アテニュエーター(8)を有している。

セラミックス(4)で保護された放出部から、
0.001~10torr K保持された反応炉(1)へマイク
ロ波を放出させた。反応炉全体は電波障害のな
いようにシールド(4)がなされ、反応性気体Kよ
り基板(4)上K半導体膜を形成させるに際し、電
気エネルギーの電界は、被形成面K平行に設けら
れている。また、反応性気体は被形成面K平行
に層流を有するように配置されている。

キャリアガス例えば酸素、水の不純物は1ppb
好ましくは0.1ppb Kまで下げた水を(7)より
導入させた。また反応性気体は例えば珪素膜を
形成させようとする場合、珪化物気体であるシ
ランを(4)より導入した。また、P型用不純物で
ある水素Kより500~3000PPM K希釈されたジボ
ランを(5)より、また同様に水素Kより希釈され
たフォスヒンを(6)より導入した。

これら反応性気体は、ガス精製器01,04、02,05、

03,06を介して反応炉K所定の流量導入させた。

これらのガス精製器は、シラン(4)の反応ガスK
おいては入口側K有効孔径4.3~4.65Å (代表的
Kは4.5Å)の4.5Åのモレキュラーシーブまたは
ゼオライトを用いた。4.5Åは $(\text{Ca}_2\text{O})(\text{Al}_2\text{O}_3)(\text{SiO}_2)$
 $\times \text{H}_2\text{O}$ の分子式で示される多孔性分子吸着材を
用いた。さらにこの後K有効孔径2.7~3.31Åの
3Åのモレキュラーシーブまたはゼオライト等の
商品名が用いられている多孔性分子吸着材を用
いた。このモレキュラーシーブまたはゼオラ
イトは $\text{Na}(\text{AlO})(\text{SiO}) \times \text{H}_2\text{O}$ の分子式を有してい
るものを用いた。

さらにこれらの精製器の化学吸着性を向上さ
せるため、-70°C~室温好ましくはシラン等を吸
着させずにフォスヒンのみを選択的に吸着させ
る温度-20~-40°C例えば-30°C K電子恒温そう(4)、
(5)(6)Kより冷却した。水素希釈されたジボラン
K対しては、その中の水、フォスヒン、酸素等

のすべてを除去するため、同様K 3Åまたは4Å
および4.5Åの2段精製を行なつた。

特にシランK対しては、その中KあつてN化
しやすい不純物である酸素以外K、フォスヒン
がそのシランK対する親和度を0.01ppb以下Kま
で下げるため、3Å Kより水を除去し、さらに
4.5Å Kよりフォスヒンの除去を行なうのが特に
有効であつた。

排気系はニードルバルブ(4)、ストップバルブ
(4)、真空ポンプ(4)をへて排気(4)させた。反応炉
内の圧力はニードルバルブ(4)Kより0.001~10
torr 代表的Kは0.05~0.15torr K制御した。

第2図は第1図の結果Kよつて得られた特性
である。即ち、基板温度25°C 反応炉内の圧力
0.1torr とした時、基板例えばガラス上K非晶
珪素半導体膜を1μの厚さK形成した場合の光照
射(AM1)伝導度、伝導度である。図面Kおいて
シランK対し、かかる精製を行なわない場合、

前記した如くのボンベ内での不純物がそのまま半導体層内に入り、特にリンがN型化し、さらに酸素または炭素はシリコンを非晶質化する悪作用がある。このため光伝導度 σ 、暗伝導度 σ_0 を得た。即ち図面において20~30Wの高周波出力において、光伝導度は 10^4 (acm)を有するが、同時にこの時半導体が一部秩序性を有する半非晶質化する。このためこの半導体中の不純物であるリンさらに酸素がドナーセンタとなり、N型化してしまふ。結果として、真性半導体として用いんとする場合は、逆の不純物であるホウ素を $1\sim3\times 10^{17}$ cm⁻³の濃度に添加するか、またはかかるドナー化しない低い光伝導度の1~5Wの低い高周波出力領域で作られる半導体を用いなければならない。しかしこれらはいずれにおいても光電気伝導度を $10^4\sim 10^5$ (acm)のオーダーまで下げてしまふ。

かかる従来の方法ではなく、本発明はシラン

即ち、真性半導体をプラズマ気相法により100~300°C例えば250°Cで得ようとする、その時このシラン中の不純物が単なるCVDまたはエピタキシャル成長に比べて30~100倍もの濃度に入りやすい。そのため、出発材料中の不純物の混入を可能なかぎり少なくした超高純度シランを用いることはきわめて重要である。かくして1~5Wの低いプラズマ出力においても、暗伝導度が小さく、かつ光伝導度は単結品の 10^4 (acm)と同レベルの $10^4\sim 10^5$ (acm)の値を得ることができた。かかる電気伝導度を示すものの少数キャリア特性ホールの拡散長を調べたところ、3~20 μ mを有し、従来のプラズマ気相法によりアモルファスシリコンの0.1~0.6 μ mに比べて30倍以上の長い値を有せしめることができた。

特にこうした低い高周波出力でかかる良質の非単結晶半導体を得られることは、本発明の如くPIN接合を順次P層、I層、N層と積層する

中の不純物を精製後(第1図00.04)で十分除去するとともに、ボンベにシランを充填するに際しても、十分なる精製をして充填したものである。かくすることにより、第2図において光照射伝導度 σ 、暗伝導度 σ_0 を得ることができた。

この図面より明らかな如く、光伝導度がブレイズ放電出力が1~10Wにおいて 1×10^4 (acm)と大きく、加えて暗伝導度が $10^1\sim 10^2$ (acm)と小さい。即ち、真性半導体としての活性化エネルギーは十分大きく、フェルミレベルもほぼ $E_g/2$ eVを有せしめることができた。

さらにこの特性を調べてみたところ、X線回折像において弱い結晶性、格子歪を有して(結品の回折角度よりも0.5~1.5度の低い角度に観察され結晶化が5~10Wで得られる被膜においてみられ、これらはアモルファス構造と結晶化構造の中間構造のセミアモルファス(半非晶質)半導体といえるものであつた。

に際し、その境界領域を面として明確にするため、即ちP層上にI層を積層する際、その放電がP層をスパッタ(損傷)する効果により、下地P層を丸つき、混合層を作つてしまうことを防ぐことができ、きわめて重要である。

さらに第2図において、2.450Hzのマイクロ波を加えると、反応性気体のイオン化率を高めるため、その特性は同様であつたが、被膜の成長速度が約3~5倍に増し、大きくすることができた。例えばシランを30cc/分、0.1torrで導入し、高周波プラズマのみでは1~3Å/秒と低かつたが、この場合は10~15Å/秒と高速成長させることができた。

第3図は本発明のシランの精製に關し、ガス精製器の有効性を確認する実験をしたものである。

図面において、横軸はリン~~濃度~~の被膜中の濃度を示し、これはカノカ社製のIMA(イオ

ンマイクロアナライザー)で調べたものであり、
たて軸は光照射時の電気伝導度を示す。

シラン系に対し、4.5Aと3A4をともに用いた
場合であり、さらにこのカラムの温度を室温～
-30°Cまで可変することにより、3A、4.5Aの吸着
性を向上させるものである。酸素はリンの濃度
の30～100倍の量でリンを減少させると同様に
比例して減少していった。

図面においてかかる純化装置のない場合の光
伝導度(45)暗伝導度(46)を示している。さらに室
温において純化装置を用いると、 $1.2 \times 10^{-4} \text{ cm}^2$
にまで下げることができた。加えてこれを0°C
-10°C、-30°Cと下げると、それにより不純物とし
てのリンの濃度を $3 \times 10^{-10} \text{ cm}^2$ 、 $2 \times 10^{-10} \text{ cm}^2$ 、 1×10^{-10}
 atm cm^2 にまでそれぞれ下げることができた。
その結果光伝導度(41)暗伝導度(42)を得た。これ
らは第1図の装置において高周波出力2Wの場合
である。

ト等の工夫も重要であることを付記する。

第4図は第1図の製造装置を用いて形成した
もので、図面(A)はガラス基板(32)上に透明導電
膜(33)、さらにP型炭化珪素($81 \times 10^{-4} \text{ cm}$ 、例え
ば $x=0.05$)またはP型珪素半導体(34)により100
Åの厚さに形成した。さらにこの後、この反応
系をクライオポンプ(45)にて十分真空引をした
後、精製したシランにより真性半導体層を0.5
μの厚さに(32)として形成した。さらに再び真
空引をしてN型半導体層(32)をシランにフォス
ヒンを1%の濃度で混入して200Åの厚さに形成
した。この後、公知のアルミニウム(34)を真
空蒸着して設けたものである。

高周波出力は2W、基板温度250°Cとした。す
ると変換効率11.8%を得ることができた。

このガラス基板の特性をさらに改良するため
第4図(B)構造のPIN接合型光電変換装置を作製
した。

これらの酸素、炭素濃度とするには、シラン
中リンを1ppb以下にし、さらに酸素を0.03
PPM(30ppb)以下にすることがきわめて重要であ
り、特に精製を上記室温ではなく、0°C～-30°Cと
すると、フォスヒンの不純物濃度は10ppb(0°C)
0.1ppb(-30°C)にまで下げることができ、加えて
酸素(水も含む)不純物濃度は0.01PPM(0°C)、
0.003PPM(-30°C)にまで下げることができる。ま
たCmHnは0.1PPM、0.01PPMにまで下げることが
できた。さらに-100°Cにすると、精製装置の
4.5A、3Aの質量分析器の表面にシランの吸着が
おき、フォスヒンの吸着能力が悪くなつてしま
つた。しかし酸素に対してはさらにその吸着性
を高めることができた。

もちろん以上の如き高純度とするには、第1
図に示された反応系においても、その全体のリ
ーク量は $1 \times 10^{-10} \text{ cc/sec}$ 以下、好ましくは 1×10^{-11}
 cc/sec 以下とすることが重要であり、ジョイ

図面において、ステンレス基板(32)上にP型半
導体層(34)、I型半導体層(33)、N型の縦継構造を有
する多結晶半導体層(35)を第1図の装置により、
それぞれ200Å、0.5μ、150Åの厚さに形成した。
さらに透明導電膜(43)をITO(酸化インジウム
(酸化スズ0～10%)を真空蒸着し、アルミニウ
ムの補助電極(34)を設けた。

以上の第4図(A)の構造において、真性半導
体層に混入したリン濃度をパラメータとしたその
光電変換装置の変換効率特性を第5図に示す。

リン濃度が $3 \times 10^{-10} \text{ cm}^2$ 以下で特に好ましくは
 $3 \times 10^{-10} \text{ cm}^2$ 以下即ち $3 \times 10^{-10} \sim 1 \times 10^{-10} \text{ cm}^2$ になると、
その変換効率はAM1にて 1 cm^2 の面積にて12%を
とえることができた。またその曲線因子も0.7
をえ、また特に短絡電流も最高20mA/cm²を得
ることができるようになった。開放電圧は0.86
～0.93Vであつた。この時同様に酸素濃度を
 $6 \times 10^{-10} \text{ cm}^2$ 以下にすることにより、シリコン半導

体はよりシリコンからなるシリコンらしく
作ることにより大きな特性向上がみられた。

第4図(B)の実施例において、N型半導体層を
積層構造を有する多結晶半導体とし、それを
200~250°Cの低温で作ることに関しては、本発
明人の出願となる特許願57-087801(857.5.24)
に示されている。

以上の説明において、PIN接合をひとと有す
る光電変換装置を示したが、これを重ねてPIN
PIN...PIN接合と少なくとも2接合あらしめる
ことも本発明の応用として重要であり、またこ
れらを基板上に集積化してもよい。

また、これまでの説明においては珪化物気体
としてシラン特モノシランを示した。しかし
ジシラン等のポリシランに対しても、本発明は
その有効粒径が大きいことによりそれらを適用
することが可能であり、また、^{5,6,8,10}SiP₄に関しては
同様にその分子径が5Åと大きいため有効である。

また ニュームに関しては、ゲルマン

(0.01)を用い、非単結晶半導体としてSi_{1-x}Ge_x
(0<x<1)またはGeのみをPIN接合が有するI型
半導体層に用いることも可能である。

以上の説明においては、PIN接合を1つ有す
る光電変換装置を主として説明した。しかし半
導体層がNIまたはPI接合を少なくとも1つ有
する即ちN(ソースまたはドレイン)Iまたは
P(真性または弱P型のチャネル形成領域)N
(ドレインまたはソース)、PIP接合を有する絶
縁ゲイト型電界効果半導体装置またはNIPIN
PINIP接合を有するトランジスタに対しても本
発明はきわめて有効である。

4. 図面の簡単な説明

第1図は本発明の半導体装置作製用のプラズ
マ気相反応炉の概略を示す。

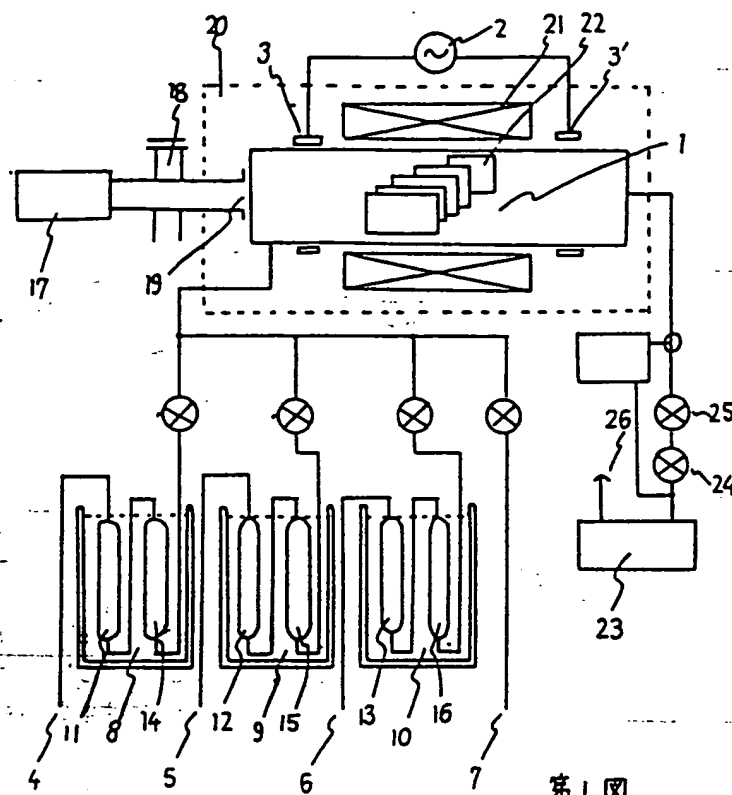
第2図は本発明で得られた特性および従来の
真性半導体の電気特性を示す。

第3図は本発明のガス精製方法によつて得ら
れた電気特性の変化を示す。

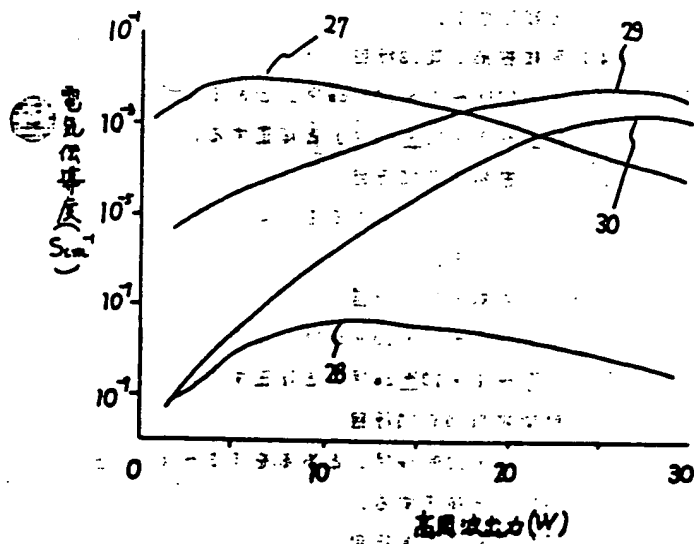
第4図は本発明の光電変換装置を示す。

第5図は第4図(B)によつて得られた光電変換
装置の諸特性を示す。

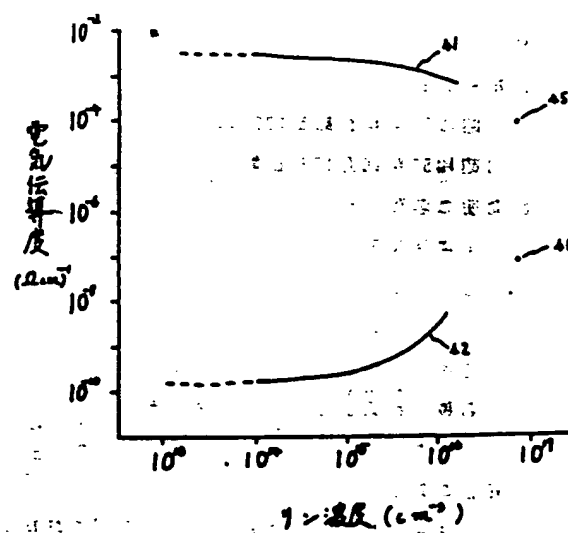
特許代理人
株式会社半導体エネルギー研究所
代表者 山崎 昇



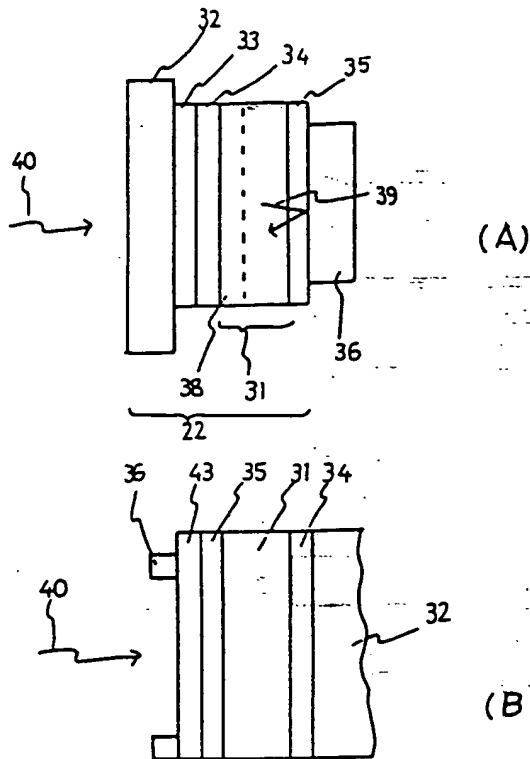
第1図



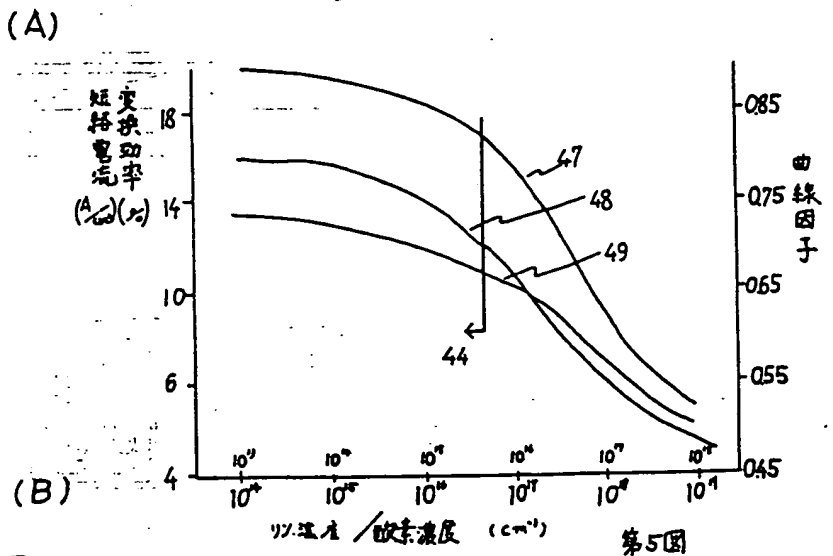
第2図



第3図



第4図



第5図

手続補正書(自発)

昭和58年11月10日

特許庁長官 殿

1. 事件の表示

昭和57年特許願第182546号

(昭和57年10月18日出願)

2. 発明の名称

半導体装置

3. 補正をする者

事件との関係 特許出願人

住所 東京都世田谷区北島山7丁目21番21号

名称 株式会社半導体エネルギー研究所

代表者 山崎 隆 男

4. 補正の対象

明細書の特許請求の範囲の図、発明の詳細な説明の図および図面

5. 補正の内容

(1) 特許請求の範囲を別紙の通り補正する。

(2) 明細書第3頁16行目

「4.5A」とあるを、「4.5人」と補正する。

(3) 明細書第5頁12行目

「 $2 \sim 4 \times 10^{15} \text{ cm}^{-3}$ より $5 \times 10^{15} \text{ cm}^{-3}$ 」とあるを「 $2 \sim 4 \times 10^{20} \text{ cm}^{-3}$ より $5 \times 10^{15} \text{ cm}^{-3}$ 」と補正する。

(4) 明細書第5頁13行目

「 $1 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 」とあるを「 $1 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 」と補正する。

(5) 明細書第5頁15行目

「 $4 \times 10^{17} \text{ cm}^{-3}$ 」とあるを「 $4 \times 10^{15} \text{ cm}^{-3}$ 」と補正する。

(6) 明細書第5頁16行目

「 $4 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 」とあるを「 $4 \times 10^{15} \sim 1 \times 10^{16} \text{ cm}^{-3}$ 」と補正する。

(7) 明細書第10頁13行目

「 $2 \sim 4 \times 10^{15} \text{ cm}^{-3}$ 」とあるを「 $2 \sim 4 \times 10^{20} \text{ cm}^{-3}$ 」と補正する。

(8) 明細書第11頁8行目

「 $5 \times 10^{15} \text{ cm}^{-3}$ 以下」とあるを「 $5 \times 10^{20} \text{ cm}^{-3}$ 以下」と補正する。

(9) 明細書第13頁 1行目

「高品名」とあるを「商品名」と補正する。

(10) 明細書第22頁 2行目

「I型半導体層 (33)」とあるを「I型半導体層 (31)」と補正する。

(11) 明細書第22頁 8行～9行目

「真性半導体層」とあるを「真性半導体層 (31)」と補正する。

(12) 明細書第22頁 13行目

「変換効率」とあるを「変換効率 (49)」と補正する。

(13) 明細書第22頁 14行目

「曲線因子」とあるを「曲線因子 (48)」と補正する。

(14) 明細書第22頁 15行目

「短絡電流」とあるを「短絡電流 (47)」と補正する。

(15) 明細書第22頁 18行目

「 $4 \times 10^{16} \text{ cm}^{-3}$ 」とあるを「 $4 \times 10^{15} \text{ cm}^{-3}$ 」と補正する。

(16) 明細書第23頁 9行目

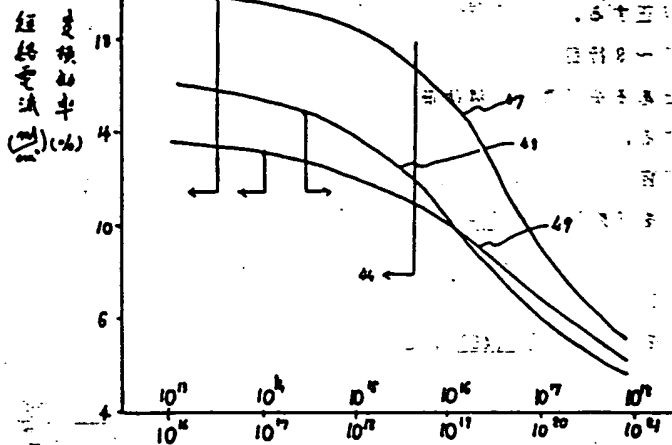
「これを重ねて」とあるを「これを重ねて」と補正する。

(17) 図面の第5図を別紙のごとく補正する。

以 上

特許請求の範囲

1. 基板または基板上の第1の電極と、該電極上にPI, NI またはPIN 接合を少なくとも1つ有する非単結晶半導体と、該半導体上の第2の電極とが設けられた半導体装置において、前記接合を構成する真性または實質的に真性の半導体層は、リンを $5 \times 10^{15} \text{ cm}^{-3}$ 以下の不純物濃度に含有したことを特徴とする半導体装置。
2. 特許請求の範囲第1項において、真性または實質的に真性の半導体は、格子歪を有する半非晶質または非晶質構造を有する水素またはハロゲン元素が添加された元素またはゲルマニウムよりなることを特徴とする半導体装置。
3. 特許請求の範囲第1項において、真性または實質的に真性の半導体層には酸素が $5 \times 10^{15} \text{ cm}^{-3}$ 以下添加されたことを特徴とする半導体装置。



第5図